



DEMANDE INTERNATIONALE PUBLIÉE EN VERTU DU TRAITÉ DE L'UNION INTERNATIONALE EN MATIÈRE DE BREVETS (PCT)

(51) Classification internationale des brevets ⁵ : H04N 7/13		(11) Numéro international: WO 92/06563
A2		(43) Date de publication internationale: 16 avril 1992 (16.04.92)
(21) Numéro de la demande internationale: PCT/NL91/00191		(72) Inventeur: et
(22) Date de dépôt international: 8 octobre 1991 (08.10.91)		(75) Invention (US seulement): DUFOUR, Cécile, 12 rue de Picpus, F-75012 Paris (FR). NOC- (FR/FR); 4, rue de la Cossarde, F-94270 (FR).
(30) Données relatives à la priorité:		(74) Mandataire: P. J. PES, Johannes, Gerardus, Albertus; In- Groenewoudseweg 1, NL-5621 BA Eindhoven (NL).
90/12413 9 octobre 1990 (09.10.90) FR		(81) Etats désignés: AT (brevet européen), BE (brevet euro- (brevet européen), DE (brevet européen), ES (brevet européen), FI, FR (brevet européen), GB (brevet européen), GR (brevet (brevet européen), JP, KR, LU (brevet (brevet européen), SE (brevet européen), ES.
90/15823 18 décembre 1990 (18.12.90) FR		
91/07656 21 juin 1991 (21.06.91) FR		
91/08588 9 juillet 1991 (09.07.91) FR		
(71) Déposant (FR seulement): LABORATOIRES D'ELEC- TRONIQUE PHILIPS [FR/FR]; 22, avenue Descartes, F-94450 Limeil-Brevannes (FR).		
(71) Déposant (pour tous les Etats désignés sauf FR US): N.V. PHILIPS' GLOEILAMPENFABRIEKEN [NL/NL]; Groenewoudseweg 1, NL-5621 BA Eindhoven (NL).		
		Publiée
		de recherche internationale, sera republiée ce rapport.

(54) Title: CODING SYSTEM FOR DIGITAL SIGNALS CORRESPONDING TO TELEVISION PICTURES AND CORRESPONDING DECODING SYSTEM

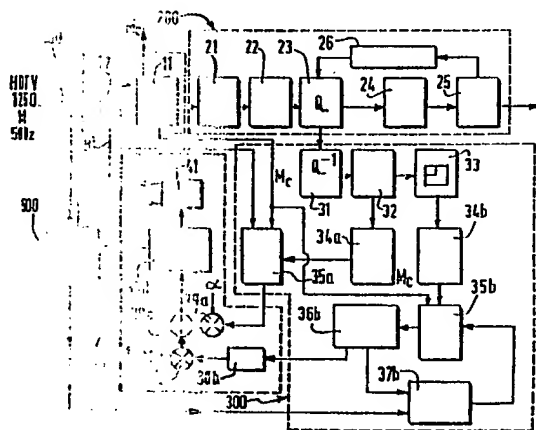
(54) Titre: DISPOSITIF DE CODAGE DE SIGNAUX NUMERIQUES CORRESPONDANT A DES IMAGES DE TELEVISION ET DISPOSITIF DE DECODAGE CORRESPONDANT

(57) Abstract

A coding system for digital signals corresponding to television pictures of a determined definition, incorporating an image rebuilding stage comprising a first image rebuilding channel according to said determined definition and a second image rebuilding channel according to a reduced definition, which is parallel on said first channel, and corresponding decoding system also incorporating an image rebuilding stage giving said reduced definition from decoded signals, associated with a decoding stage, a motion compensating stage using additional motion information, and a prediction stage using the output signals of said image rebuilding stage. This system is for use on television receivers.

(57) Abrégé

Dispositif de codage de signaux numériques correspondant à des images de télévision de définition déterminée, comprenant notamment un étage de reconstruction d'image, composé d'une première voie de reconstruction d'image selon ladite définition déterminée, et d'une deuxième voie de reconstruction d'image selon une définition dite réduite, située en parallèle sur ladite première voie, lui-même, en association à un étage de décodage, un étage de reconstruction d'image selon ladite définition réduite, à partir de signaux décodés, un étage de compensation de mouvement à partir d'informations de mouvement additionnelles, et un étage de prédiction à partir des signaux de sortie dudit étage de reconstruction d'image.



Le système de codage comprend une première voie de reconstruction d'image selon ladite définition déterminée, et une deuxième voie de reconstruction d'image selon une définition dite réduite, située en parallèle sur ladite première voie, lui-même, en association à un étage de décodage, un étage de reconstruction d'image selon ladite définition réduite, à partir de signaux décodés, un étage de compensation de mouvement à partir d'informations de mouvement additionnelles, et un étage de prédiction à partir des signaux de sortie dudit étage de reconstruction d'image.

UNIQUEMENT INFORMATION

Codes utilisés pour identifier les Etats parties au PCT, sur les pages de couverture des brochures publiant des demandes internationales en vertu du PCT.

AT	Autriche	ES	Espagne	MC	Madagascar
AU	Australie	FI	Finlande	ML	Mali
BB	Barbade	FR	France	MN	Mongolie
BE	Belgique	GA	Gabon	MR	Mauritanie
BF	Burkina Faso	GB	Royaume-Uni	MW	Malawi
BG	Bulgarie	GN	Gambie	NL	Pays-Bas
BJ	Bénin	GR	Grèce	NO	Norvège
BR	Brésil	HU	Hongrie	PL	Pologne
CA	Canada	IT	Italie	RO	Roumanie
CF	République Centrafricaine	JP	Japon	SD	Soudan
CG	Congo	KP	République Démocratique de Corée	SE	Suède
CH	Suisse	KR	République de Corée	SN	Sénégal
CI	Côte d'Ivoire	LI	Liechtenstein	SU+	Union soviétique
CM	Cameroun	LK	Sri Lanka	TD	Tchad
CS	Tchécoslovaquie	LU	Luxembourg	TC	Togo
DE	Allemagne	MC	Monaco	US	Etats-Unis d'Amérique
DK	Danemark				

+ Toute désignation de "SU" produite avant l'entrée en vigueur de la Convention de Moscou dans la Fédération de Russie. On ignore encore si une telle désignation produit effet dans les autres Etats de l'ancienne Union soviétique.

"DISPOSITIF DE CODAGE DE SIGNAUX NUMERIQUES CORRESPONDANT A
DES IMAGES DE TELEVISION ET DISPOSITIF DE DECODAGE
CORRESPONDANT"

La présente invention concerne un dispositif de
codage de signaux numériques correspondant à des images de
télévision de définition déterminée, comprenant :

- 05 (A) un étage de sélection du mode de codage des
signaux à coder à partir d'une part des signaux courants
d'entrée du dispositif de codage et d'autre part de signaux
prédits sur la base de précédents signaux d'entrée du
dispositif, ledit étage délivrant les signaux à coder et des
informations de mode de codage ;
- 10 (B) un étage de codage ;
- (C) un étage de reconstruction d'image, dans une
première voie de reconstruction d'image selon ladite
définition déterminée ;
- 15 (D) un étage d'estimation de mouvement entre
images, délivrant des informations de mouvement ;
- (E) un étage de prédiction à partir des signaux de
sortie desdits étages de reconstruction d'image et
d'estimation de mouvement, les signaux de sortie dudit étage
de prédiction constituant lesdits signaux prédits envoyés vers
- 20 ledit étage de sélection de mode de codage.

La présente invention concerne également un
dispositif de décodage de signaux numériques codés
préalablement transmis et/ou stockés après traitement dans un
dispositif de codage de signaux numériques correspondant à des
25 images de télévision de définition déterminée, ledit
dispositif de codage comprenant :

- (a) un étage de sélection du mode de codage des
signaux à coder à partir d'une part des signaux courants
d'entrée dudit dispositif de codage et d'autre part de signaux
prédits sur la base de précédents signaux d'entrée de ce
- 30

dispositif, ces signaux d'entrée courants ou précédents étant considérés par blocs de taille déterminée opérant une subdivision des images et traités indépendamment ;

(b) un étage de codage ;

05 (c) un étage de reconstruction d'image d'une part selon ladite définition déterminée et d'autre part selon une définition dite réduite ;

(d) un étage d'estimation de mouvement entre images ;

10 (e) pour fournir lesdits signaux prédits, un étage de prédiction à partir des signaux de sortie desdits étages de reconstruction d'image et d'estimation de mouvement, les informations dites additionnelles et relatives au mouvement estimé entre images et au mode de codage sélectionné étant,
15 comme les signaux codés, destinées à être transmises et/ou stockées.

Cette invention trouve une application avantageuse dans le domaine de la réception d'images de télévision selon deux niveaux de définition, pour assurer la restitution
20 d'images à haute définition avec une excellente qualité d'image, tout en permettant aux récepteurs de télévision classiques, de définition plus faible, de recevoir quand même ces programmes à haute définition.

La distribution d'images numériques de télévision
25 à haute définition constitue à l'heure actuelle un axe de recherche très actif. Il est cependant très vite apparu aux industriels concernés que ce nouveau service n'aurait de succès que si les programmes à haute définition pouvaient être reçus non seulement par les récepteurs de télévision à haute
30 définition, mais aussi par les récepteurs classiques.

Une telle distribution, dite "compatible", est effectivement assurée si une fraction du flot des données qui correspondent au programme à haute définition peut facilement être prélevée et traitée par le récepteur classique pour que
35 celui-ci délivre les images de télévision normales (dites compatibles : 625 lignes, 50 Hz, 2:1, rapport 16/9). Cette solution technique permet de distribuer simultanément des

programmes de télévision classiques et des programmes de
télévision à haute définition, avec une économie certaine en
matière de débit d'informations (le débit ainsi économisé est
05 pratiquement celui qui correspondrait à la distribution des
images TV seules).

La séparation du flot des données à haute
définition en deux parties, correspondant d'une part aux
seules données dites compatibles (qu'on appellera par la suite
les informations TV) et d'autre part aux données
10 complémentaires dites additionnelles (concernant les images à
haute définition et qu'on appellera par la suite les
informations HD ou HDTV), constitue bien entendu une
contrainte au niveau du codeur à haute définition (le codeur
HD) présent à l'émission, puisque l'ensemble des données
15 doit contenir les informations permettant
ultérieurement la reconstruction des images compatibles. La
mise en place de ces informations peut, en particulier,
conduire à une dégradation de la qualité des images à haute
définition.

La solution qui semble actuellement la meilleure
pour assurer cette distribution compatible repose sur l'emploi
d'un codeur utilisant une transformation orthogonale, telle
qu'une transformation cosinus discrète (notée DCT), qui opère
sur chaque image divisée en blocs. La reconstruction des
25 images compatibles à partir des données à haute définition est
obtenue à l'aide d'un découpage dans le domaine fréquentiel :
pour chaque bloc d'image à haute définition sur lequel est
réalisée la transformation orthogonale, on ne transmet au
décodeur d'images compatibles (ou décodeur TV) que les
30 coefficients résultant de cette transformation pour ceux
correspondant aux fréquences les plus faibles. Les
coefficients ainsi sélectionnés deviennent les coefficients
constitutifs de nouveaux blocs d'image de dimension deux
fois plus faibles que celles des précédents dans chaque
35 direction horizontale et verticale.

Les images compatibles ainsi obtenues restent de bonne qualité tant que les décodeurs TV n'incorporent pas de dispositifs de compensation de mouvement. Lorsque de tels dispositifs sont prévus, une prédiction préalable du mouvement est nécessaire, et celle-ci doit être effectuée avec la résolution de la haute définition pour maintenir la qualité d'image lors du décodage des images à haute définition. On constate cependant une certaine discordance entre le contenu des blocs ainsi prédits lors du codage et du décodage à haute définition et celui des blocs prédits dans le cas du décodage des images compatibles. Des effets de dégradation de la qualité des images compatibles se produisent alors, et qui sont, en outre, cumulatifs, du fait de la récursivité du dispositif.

Un premier but de l'invention est de proposer un dispositif de codage de signaux numériques correspondant à des images de télévision, grâce auquel il est possible de remédier à ces inconvénients.

L'invention concerne à cet effet un dispositif de codage tel que défini dans le préambule et caractérisé en ce que lesdits signaux numériques sont considérés par blocs de taille déterminée opérant une subdivision des images et traités indépendamment, en ce que l'étage de reconstruction d'image comprend également une deuxième voie de reconstruction d'image selon une définition dite réduite, située en parallèle sur ladite première voie, et en ce que l'étage de prédiction comprend un circuit de reconstitution d'image par combinaison des signaux de sortie desdites première et deuxième voies de reconstruction.

Le document "Coding television signals at 320 and 64 kbits/s", G.Kummerfeldt et al., Proceedings of the SPIE, décembre 1985, Cannes (France), volume 594, Image Coding, pages 119-128, décrit, notamment sur sa figure 2, un dispositif de codage (ici à longueur variable) faisant appel à une reconstruction d'image et à une prédiction des signaux à coder à partir de ladite reconstruction. Un tel dispositif

ignore cependant complètement le problème qui consiste, dans le cas d'une distribution d'images à deux niveaux de définition, à délivrer les informations simultanément nécessaires pour la transmission et la reconstitution, côté
05 réception, d'images de télévision selon ces deux niveaux de définition, et notamment d'images de télévision à haute définition et d'images de télévision compatibles. La structure ici proposée constitue au contraire une solution technique satisfaisante à ce problème.

10 Dans un mode de réalisation particulier, dans lequel on opère essentiellement à partir de signaux correspondant aux points d'image, l'invention concerne un dispositif de codage, dans lequel l'étage de codage est une chaîne de codage à longueur variable comprenant un circuit de
15 transformation orthogonale, un circuit de conversion de balayage, un circuit de quantification, un circuit de codage à longueur variable, un circuit de mémorisation et un circuit de régulation de débit et dans lequel la première voie de l'étage de reconstruction comprend en série :

- 20 (a) un circuit de quantification inverse ;
(b) un circuit de conversion de balayage inverse ;
(c) un étage de transformation orthogonale

inverse ;

(d) un circuit de reconstruction du signal selon
25 ladite définition déterminée, tel qu'il serait décodé après transmission, aux erreurs de transmission près ;
caractérisé en ce que, dans ledit étage de reconstruction d'image, la deuxième voie de reconstruction comprend :

- (a) ledit circuit de quantification inverse ;
30 (b) ledit circuit de conversion de balayage
inverse ;

(c) un circuit de troncature pour prélever une fraction déterminée des signaux présents en sortie dudit circuit de quantification inverse ;

- 35 (d) un circuit de transformation orthogonale
inverse ;

(e) un circuit de reconstruction du signal à définition réduite tel qu'il serait décodé après transmission, aux erreurs de transmission près ;

05 (f) une mémoire de stockage dudit signal reconstruit ;

(g) entre la sortie de ladite mémoire et ledit circuit de reconstruction du signal à définition réduite, un circuit de compensation de mouvement ;
et en ce que ledit circuit de reconstitution d'image
10 comprend :

(h) un multiplieur de la sortie de la première voie de reconstruction par un coefficient α compris entre 0 et 1 ;

15 (i) un multiplieur de la sortie de la deuxième voie de reconstruction, par le coefficient $(1-\alpha)$, un circuit de rééchantillonnage et de remise en phase étant inséré entre ladite sortie de la deuxième voie de reconstruction et l'entrée correspondante du multiplieur associé ;

20 (j) un additionneur des sorties desdits multiplieurs ;

(k) une mémoire dite de pondération, pour le stockage de la sortie dudit additionneur ;

25 (l) un circuit de prédiction prévu pour recevoir d'une part la sortie de ladite mémoire de pondération et d'autre part les informations de mouvement délivrées par ledit étage d'estimation de mouvement.

Dans un deuxième mode de réalisation, dans lequel on opère essentiellement à partir des coefficients résultant d'une transformation orthogonale desdits signaux correspondant
30 aux points d'image, l'invention concerne plus particulièrement un dispositif de codage, dans lequel l'étage de codage est une chaîne de codage à longueur variable comprenant un circuit de quantification, un circuit de codage à longueur variable, un circuit de mémorisation et un circuit de régulation de débit,
35 dans lequel l'étage de sélection de mode de codage comprend en

série :

(a) un étage de transformation orthogonale desdits signaux courants d'entrée ;

05 (b) un circuit dit de décision inter/intra prévu pour recevoir également lesdits signaux prédits ;
et dans lequel la première voie de reconstruction comprend en série :

(c) un circuit de quantification inverse ;

10 (d) un circuit de reconstitution de bloc selon ladite définition déterminée ;

(e) un étage de transformation orthogonale inverse ;

(f) une mémoire d'informations selon ladite définition déterminée ;
15 caractérisé en ce que, dans ledit étage de reconstruction, la deuxième voie de reconstruction comprend :

(a) ledit circuit de quantification inverse ;

(b) un circuit de troncature pour prélever une fraction déterminée des signaux présents en sortie dudit
20 circuit de quantification inverse ;

(c) un circuit de reconstitution de bloc selon ladite définition réduite ;

(d) un étage de transformation orthogonale inverse ;

25 (e) une mémoire d'informations selon ladite définition réduite ;

et en ce que le circuit de reconstitution d'image comprend :

(f) en sortie de ladite première voie, une première branche de reconstitution comprenant elle-même un
30 premier circuit de prédiction avec compensation de mouvement, un premier circuit de transformation orthogonale, et un circuit dit de troncature BF prévu pour éliminer, dans les coefficients résultant de ladite transformation orthogonale, une fraction déterminée représentant les coefficients de plus
35 basse fréquence ;

(g) en sortie de ladite deuxième voie, une

deuxième branche de reconstitution comprenant elle-même un deuxième circuit de prédiction avec compensation de mouvement et un deuxième circuit de transformation orthogonale ;

05 (h) un circuit de combinaison des signaux de sortie desdites première et deuxième branches, prévu pour délivrer lesdits signaux prédits envoyés vers ledit étage de sélection de mode de codage.

10 Dans une variante perfectionnée de ce deuxième mode de réalisation, le dispositif de codage est caractérisé en ce que le circuit de reconstitution d'image de l'étage de prédiction comprend, entre la sortie de ladite deuxième branche de reconstitution et l'entrée correspondante dudit circuit de combinaison, un circuit de mélange pondéré comprenant lui-même :

15 (a) un multiplieur de la sortie de la première branche qui correspond auxdits coefficients éliminés par le circuit de troncature BF par un coefficient α compris entre 0 et 1 ;

20 (b) un multiplieur de la sortie de ladite deuxième branche par le coefficient $(1-\alpha)$;

(c) un additionneur des sorties desdits multiplieurs, le signal de sortie dudit additionneur étant fourni à ladite entrée correspondante du circuit de combinaison.

25 Un autre but de l'invention est de proposer un dispositif de décodage de signaux numériques correspondant à des images de télévision, grâce auquel il est possible de reconstituer à la fois des images de définition réduite et des images à haute définition de bonne qualité.

30 L'invention concerne à cet effet un dispositif de décodage tel que défini dans le préambule et caractérisé en ce qu'il comprend lui-même, en association à un étage de décodage :

35 (A) un étage de reconstruction d'image selon ladite définition réduite, à partir de signaux décodés ;

(B) un étage de compensation de γ à partir desdites informations additionnelles ;

(C) un étage de prédiction à partir des signaux de sortie dudit étage de reconstruction d'image.

05 Dans un mode de réalisation particulier, l'invention concerne un dispositif de décodage, dans lequel l'étage de décodage est une chaîne de décodage à longueur variable de signaux numériques codés préalablement transmis et/ou stockés après traitement dans une chaîne d'étage à
10 longueur variable, ladite chaîne de décodage comprenant elle-même un circuit de mémorisation, un circuit de décodage à longueur variable, un circuit de quantification inverse, un circuit de normalisation inverse, un circuit de conversion de balayage inverse et un circuit de transformation orthogonale
15 inverse, caractérisé en ce que :

(A) l'étage de reconstruction d'image selon ladite définition réduite comprend en série :

(a) un circuit de troncature pour prélever une fraction déterminée des signaux après décodage ;

20 (b) un circuit de transformation orthogonale inverse ;

(c) un additionneur recevant en première entrée la sortie dudit circuit de transformation orthogonale inverse ;

25 (d) une mémoire de stockage d'image reconstituée à définition réduite présente en entrée dudit additionneur ;

(e) un premier circuit de compensation de mouvement, recevant d'une part la sortie de ladite mémoire et
30 d'autre part lesdites informations de mouvement, et relié par sa sortie à la deuxième entrée dudit additionneur ;

(B) l'étage de prédiction comprend :

(f) un premier multiplieur de la sortie dudit dispositif de décodage par un coefficient α
35 compris entre 0 et 1 ;

(g) un deuxième multiplieur de la sortie dudit étage de reconstruction d'image selon ladite définition

... par le coefficient $(1-\alpha)$, un circuit de
... allonnage et de remise en phase étant inséré entre
... sortie et l'entrée correspondante dudit deuxième
... leur ;

05 (h) un additionneur des sorties desdits
... et deuxième multiplieurs ;

(i) une mémoire de mélange pondéré entre
... selon ladite définition déterminée et selon ladite
... réduite ;

10 (C) l'étage de compensation de mouvement com-
... :

(j) un deuxième circuit de compensation de
... , recevant d'une part la sortie dudit étage de
... et d'autre part lesdites informations
15 ...nelles de mouvement et de mode de codage ;

(k) un additionneur des sorties de ladite
... de décodage et dudit deuxième circuit de compensation
... .

Dans un deuxième mode de réalisation, l'invention
20 ... un dispositif de décodage dans lequel l'étage de
... est une chaîne de décodage à longueur variable de
... numériques codés préalablement transmis et/ou stockés
... dans une chaîne de codage à longueur
... , ladite chaîne de décodage comprenant elle-même un
25 ... de mémorisation, un circuit de décodage à longueur
... , un circuit de quantification inverse, un circuit de
... inverse, et un circuit de transformation
... inverse, caractérisé en ce que, une première
... de stockage d'informations selon ladite définition
30 ... étant prévue en sortie de ladite chaîne de
... :

(A) l'étage de reconstruction d'image selon ladite
... réduite comprend en série :

35 (a) un circuit de troncature pour prélever une
... déterminée des signaux après décodage ;

(b) un circuit de reconstitution de bloc selon
... définition réduite ;

(c) un circuit de transformation orthogonale inverse ;

(d) une deuxième mémoire de stockage d'informations selon ladite définition réduite ;

05 (B) l'étage de compensation de mouvement comprend des premier et deuxième circuits de compensation de mouvement recevant chacun d'une part la sortie d'une desdites deux mémoires de stockage d'informations et d'autre part lesdites informations de mouvement et de mode de codage ;

10 (C) l'étage de prédiction comprend :

(f) en sortie de celui desdits circuits de compensation de mouvement qui suit ladite mémoire de stockage d'informations selon la définition déterminée, une première
15 branche de reconstitution comprenant elle-même un premier circuit de transformation orthogonale et un circuit dit de troncature BF prévu pour éliminer, dans les coefficients résultant de ladite transformation orthogonale, une fraction déterminée représentant les coefficients de plus basse fréquence ;

20 (g) en sortie de l'autre desdits circuits de compensation de mouvement, qui suit ladite mémoire de stockage d'informations selon la définition réduite, une deuxième branche de reconstitution comprenant elle-même un deuxième circuit de transformation orthogonale ;

25 (h) en sortie desdites première et deuxième branches en parallèle, un circuit de combinaison des signaux de sortie desdites première et deuxième branches ;

(i) un additionneur des signaux de sortie dudit circuit de combinaison et du circuit de quantification
30 inverse de la chaîne de décodage à longueur variable, inséré entre ce circuit de quantification inverse et le circuit de transformation orthogonale inverse qui suit ce dernier.

Dans une variante perfectionnée de ce deuxième
35 mode de réalisation, le dispositif de décodage est caractérisé en ce que l'étage de prédiction comprend également, entre la sortie de ladite deuxième branche de reconstitution et l'entrée correspondante dudit circuit de combinaison, un

circuit de mélange pondéré comprenant lui-même :

05 (a) un multiplieur de la sortie de ladite première branche qui correspond auxdits coefficients éliminés par le circuit de troncature BF par un coefficient α compris entre 0 et 1 ;

(b) un multiplieur de la sortie de ladite deuxième branche par le coefficient $(1-\alpha)$;

10 (c) un additionneur des sorties desdits multiplieurs, le signal de sortie dudit additionneur étant fourni à ladite entrée correspondante du circuit de combinaison.

Les particularités et avantages de l'invention apparaîtront maintenant de façon plus précise dans la description qui suit et sur les figures annexées, données à titre d'exemples non limitatifs et dans lesquelles :

15 - la figure 1 montre un premier exemple de réalisation d'un dispositif de codage selon l'invention ;
- les figures 2A et 2B montrent un balayage de coefficients de type traditionnel et un balayage dit en zig-zag modifié ;

20 - la figure 3 montre un deuxième exemple de réalisation d'un dispositif de codage selon l'invention ;
- les figures 4 et 5 montrent deux exemples de réalisation d'un dispositif de décodage selon l'invention.

25 Le dispositif de codage représenté sur la figure 1 dans un premier mode de réalisation comprend tout d'abord un étage de sélection du mode de codage des signaux à coder, qui sont des signaux numériques considérés par blocs de taille fixe opérant une subdivision des images reçues (à savoir des images HDTV, 1250 lignes, 1:1, 50 Hz) et traités
30 indépendamment. Cet étage est ici un circuit 100 dit de décision inter/intra. Ce circuit 100 comprend d'une part un circuit de calcul d'énergies 11, qui effectue tout d'abord, sur les signaux courants d'entrée du dispositif, le calcul de
35 l'énergie contenue par bloc d'image dans les composantes autres que la composante continue, la référence B désignant le

bloc courant. Le circuit 100 comprend également un soustracteur 12 qui reçoit d'une part les échantillons correspondant au bloc B courant et d'autre part les échantillons correspondant à un bloc B' prédit délivré par un étage de prédiction 400 décrit plus loin. La soustraction (B-B') étant opérée, le circuit 11 de calcul d'énergies détermine cette fois l'énergie contenue dans ce bloc d'échantillons constitué en sortie du soustracteur 12 (toujours hors composante continue), puis, selon le résultat d'une comparaison des deux énergies ainsi calculées, sélectionne l'un ou l'autre de deux modes de codage dits codage inter-image (B-B' est codé) et codage intra-image (B est codé) et appelés par abréviation codages inter et intra respectivement. Une information additionnelle M_C précisant ce mode de codage est alors émise par le circuit 100, car elle sera nécessaire, notamment à la réception, pour permettre la reconstruction des images.

L'étage de sélection de mode de codage est suivi de l'étage de codage, ici un étage 200 de codage à longueur variable constituant la chaîne de codage proprement dite (mais un autre type d'étage de codage, par exemple un étage de codage à longueur fixe, pourrait être utilisé). Cette chaîne de codage comprend un circuit de transformation orthogonale 21 (ici et comme dans la suite de la description sans que le type de transformation orthogonale et le nombre de coefficients retenus dans le cas présent soient en aucune manière une limitation de l'invention, un circuit de transformation cosinus discrète, sur des blocs comprenant par exemple 8 x 8 coefficients, ladite transformation étant donc notée DCT 8 x 8), un circuit 22 de conversion de balayage, un circuit 23 de quantification, un circuit 24 de codage à longueur variable, un circuit 25 de mémorisation, et un circuit 26 de régulation de débit délivrant un signal de normalisation renvoyé vers le circuit 23.

Le balayage -c'est-à-dire l'ordre de lecture- des coefficients délivrés par le circuit 21 de transformation orthogonale est ici un balayage dit en zig-zag modifié. La

figure 2A montre, dans le cas où, sans que cet exemple soit limitatif, la taille des blocs est 8×8 pour les images à haute définition et 4×4 pour les images à définition réduite, l'ordre de lecture des coefficients dans le cas d'un balayage en zig-zag conventionnel, et la figure 2B l'ordre de lecture adopté dans le cas présent du balayage en zig-zag modifié.

Les signaux présents en sortie du circuit de quantification 23 sont fournis à un étage 300 de reconstruction d'image constitué de la façon suivante. Cet étage 300 comprend un circuit 31 de quantification inverse, puis, en sortie de celui-ci, une première voie de reconstruction d'une image selon ladite définition déterminée, ladite première voie comprenant elle-même un circuit 32 de conversion de balayage inverse, un circuit 34a de transformation orthogonale inverse (transformation cosinus discrète inverse, effectuée sur des blocs de 8×8 coefficients, et donc notée DCT 8×8 inverse), et un circuit 35 de reconstruction du signal à haute définition tel qu'il aurait été décodé, aux erreurs de transmission près, le circuit 35a recevant, pour permettre ladite reconstruction, les signaux B' et M_C).

L'étage 300 comprend également, en sortie du circuit 32 de conversion de balayage inverse, une deuxième voie de reconstruction d'une image à définition réduite (ici l'image TV compatible), lorsque l'image de définition déterminée est une image de définition à haute définition), ladite deuxième voie comprenant elle-même un circuit de troncature 33 permettant de sélectionner une fraction déterminée des coefficients du bloc, ici les seize premiers (soit un quart) dans l'ordre du balayage en zig-zag modifié, un circuit 34b de transformation orthogonale inverse (transformation cosinus discrète inverse, notée DCT 4×4 inverse puisque le nouveau bloc ainsi constitué ne contient plus que 4×4 coefficients), un circuit 35b de reconstruction de signal de télévision compatible tel qu'il aurait été décodé aux erreurs de transmission près, une mémoire 36 de stockage du signal ainsi reconstitué,

et un circuit 37b de compensation de mouvement. Les signaux de sortie des circuits 35a et 36b constituent les signaux de sortie de l'étage 300.

05 Ces signaux de sortie sont fournis à l'étage de
prédiction 400 mentionné précédemment. Cet étage 400 est un
circuit de reconstitution d'image, par combinaison des signaux
de sortie desdites première et deuxième voies de
reconstruction, et comprend lui-même un multiplieur 39a et un
multiplieur 39b des sorties desdites première et deuxième
10 voies par un coefficient α et par un coefficient $(1-\alpha)$
respectivement (α étant compris entre 0 et 1), ainsi qu'un
additionneur 39c des sorties desdits multiplieurs et une
mémoire de pondération 39d stockant la sortie dudit
additionneur. Un circuit 38b de rééchantillonnage et de remise
15 en phase est prévu en amont du multiplieur 39b pour réaligner
le nombre de points d'image constituant les images qui se
présentent à l'entrée des multiplieurs, ainsi que pour la
remise en phase de ces images (en raison du déphasage dû à la
transformation orthogonale DCT 4 x 4 inverse). La sortie de la
20 mémoire 39d est fournie à un circuit de prédiction 41. Ce
circuit 41, destiné à délivrer les blocs B' prédits, est ici
prévu pour recevoir d'une part la sortie de la mémoire 39d et
d'autre part les informations de mouvement délivrées par un
étage 500 d'estimation de mouvement.

25 Cet étage 500 comprend, de façon classique, un
corrélateur par blocs entre l'image courante présente à
l'entrée du dispositif et l'image reconstituée présente en
sortie de la mémoire 39d, la sortie de cette mémoire 39d étant
en effet fournie également audit étage 500. Lesdites
30 informations de mouvement sont ici des vecteurs de mouvement
indiquant le déplacement entre un bloc d'une image et le bloc
correspondant de l'image suivante considérée. Le circuit de
prédiction 41 consiste alors, ici, en un circuit d'adressage
de la mémoire 39d, cet adressage étant effectué en fonction
35 desdits vecteurs de mouvement.

Le dispositif de codage représenté sur la figure 3 dans un deuxième mode de réalisation opère non plus sur les signaux correspondant aux points d'image, mais à partir des coefficients résultant d'une transformation orthogonale (par exemple une transformation cosinus discrète) desdits signaux correspondant aux points d'image. Ce dispositif de la figure 3 comprend tout d'abord, comme précédemment, un étage de sélection du mode de codage des signaux à coder, référencé 150 et qui comprend cette fois non seulement un circuit de décision inter/intra composé d'un circuit de calcul d'énergies 151 et d'un soustracteur 152 similaires quant à leur structure et à leur fonctionnement au circuit 11 et au soustracteur 12 respectivement, mais aussi, en amont de ces deux éléments, un étage 153 de transformation orthogonale (transformation cosinus discrète) des signaux courants d'entrée du dispositif de codage.

L'étage de sélection de mode de codage est suivi, comme dans le cas de la figure 1, d'un étage de codage, référencé 250 et qui est ici une chaîne de codage à longueur variable. Celle-ci comprend un circuit 253 de quantification, un circuit 254 de codage à longueur variable, un circuit 255 de mémorisation, et un circuit 256 de régulation de débit délivrant un signal de normalisation renvoyé vers le circuit 253. Les signaux présents en sortie dudit circuit de quantification 253 sont fournis à un étage de reconstruction constitué cette fois de la façon suivante.

Cet étage de reconstruction, référencé 350, comprend une première voie de reconstruction d'une image selon ladite définition déterminée, ladite première voie comprenant elle-même un circuit 351 de quantification inverse, un circuit 354a de reconstitution de bloc selon ladite définition déterminée, un étage 355a de transformation orthogonale inverse (transformation DCT inverse), et une mémoire d'informations selon ladite définition déterminée 356a. L'étage 350 comprend également, en sortie du circuit de

quantification 253, une deuxième voie de reconstruction d'image selon ladite définition réduite, ladite deuxième voie comprenant elle-même le circuit 351 de quantification inverse, un circuit de troncature 353b pour le prélèvement d'une fraction déterminée des signaux présents en sortie dudit circuit 351, un circuit 354b de reconstitution de bloc selon ladite définition réduite, un étage 355b de transformation orthogonale inverse (transformation DCT inverse), et une mémoire d'informations selon ladite définition réduite 356b.

Les sorties des mémoires 356a et 356b vont alors être utilisées pour une reconstitution d'image précédant la sélection des signaux à coder et le codage, et sont à cet effet fournies à l'étage de prédiction 450.

Cet étage 450 comprend d'une part, en sortie de la première voie de reconstruction, une première branche de reconstitution comprenant elle-même un premier circuit 451 de prédiction avec compensation de mouvement, un premier circuit 452 de transformation orthogonale (transformation DCT), et un circuit 453 dit de troncature BF permettant d'éliminer, dans les coefficients résultant de ladite transformation orthogonale, une fraction déterminée représentant les coefficients correspondant aux plus basses fréquences. Cette fraction est, dans tous les exemples ici décrits, égale à un quart, mais cette valeur ne constitue qu'un exemple non limitatif. L'étage 450 comprend d'autre part, en sortie de la deuxième voie de reconstruction, une deuxième branche de reconstitution comprenant elle-même un deuxième circuit 461 de prédiction avec compensation de mouvement et un deuxième circuit 462 de transformation orthogonale (transformation DCT). Cet étage 450 comprend enfin, en sortie desdites première et deuxième branches en parallèle, un circuit 480 de combinaison des signaux de sortie dudit circuit 453 de troncature BF et du deuxième circuit 462 de transformation orthogonale (transformation DCT). Ce circuit 480 délivre les signaux prédits envoyés vers l'étage de sélection de mode de codage.

Les informations de mouvement sont, comme précédemment, fournies par un étage d'estimation de mouvement 550, tout à fait identique à l'étage 500 de la figure 1, et qui adresse aux circuits 451 et 461 des vecteurs de mouvement D autorisant la compensation de mouvement par bloc lors des étapes de construction des blocs prédits B'. Là aussi, les vecteurs D sont, comme les informations M_C , transmis et/ou stockés, car nécessaires à la réception.

Réciproquement, lorsque des signaux numériques ont été codés dans un dispositif de codage conforme à l'invention, leur décodage est également prévu dans le cadre de cette invention. Le dispositif qui autorise ce décodage comprend, en association à un étage de décodage, d'une part un étage de reconstruction d'image selon ladite définition réduite, prévu pour opérer à partir des signaux décodés, disponibles dans ladite définition déterminée, et desdites informations de mouvement et de mode de codage transmises, d'autre part un étage de prédiction à partir desdits signaux décodés et des signaux de sortie dudit étage de reconstruction d'image, et enfin, en aval dudit étage de reconstruction d'image, un étage de compensation de mouvement.

Plus précisément, dans l'exemple de réalisation représenté sur la figure 4, le dispositif de décodage comprend tout d'abord un étage 600 de décodage à longueur variable, constituant la chaîne de décodage proprement dite. Cet étage 600 comprend lui-même d'abord une mémoire-tampon 61 recevant les signaux d'entrée du dispositif de décodage, c'est-à-dire l'ensemble des signaux préalablement codés et transmis (ou stockés). Ces signaux incluent d'une part des signaux numériques codés obtenus à partir d'images de télévision initiales à haute définition, et d'autre part les informations de mouvement fournies par l'étage d'estimation de mouvement du dispositif de codage et les informations de mode de codage fournies par l'étage de sélection de mode de codage de ce même dispositif de codage. La mémoire-tampon 61 est suivie d'un circuit 62 de décodage à longueur variable, d'un circuit 63 de quantification inverse (relié par l'intermédiaire d'un circuit

64 de normalisation inverse à la mémoire-tampon 61), d'un circuit 65 de conversion de balayage inverse, et d'un circuit 66 de transformation orthogonale inverse (ici un circuit de transformation cosinus discrète inverse opérant sur des blocs de 8 x 8 coefficients, cette transformation étant alors notée DCT 8 x 8 inverse). Le circuit 65 réalise une opération de balayage en zig-zag modifié inverse (transformation inverse de celui de la figure 2B). L'étage 600 de décodage à longueur variable ainsi décrit constitue, de fait, une première voie de reconstruction d'une image à haute définition.

Le dispositif de décodage comprend également un étage 700 de reconstruction d'image à définition réduite, ici d'une image TV compatible. Cet étage constitue dans ledit dispositif une deuxième voie de reconstruction d'image à définition réduite, comprenant elle-même d'abord un circuit de troncature 71 qui, comme le circuit 33, permet de sélectionner une fraction déterminée des signaux décodés, à savoir ici une fraction déterminée des coefficients correspondant à un bloc (dans le cas présent les seize premiers dans l'ordre du balayage en zig-zag modifié) et qui, à cet effet, est prévu en sortie du circuit 65 de conversion de balayage inverse. Ce circuit 71 est suivi d'un circuit 72 de transformation orthogonale inverse (ici une transformation cosinus discrète inverse, notée DCT 4 x 4 inverse), puis d'une mémoire 74 de stockage de l'image à définition réduite reconstituée.

Cette reconstitution tient compte d'une part de l'estimation de mouvement effectuée lors du codage, et d'autre part du mode de codage sélectionné. Comme on l'a vu ci-dessus, les signaux transmis incluent des informations de mouvement résultant de cette estimation et des informations de mode de codage indiquant la sélection effectuée. Ces informations sont fournies d'une part à l'étage 700, et d'autre part à un étage de compensation de mouvement 900. Cet étage 900 comprend ici un circuit 97 de compensation de mouvement et un additionneur 98. Le circuit 97 est, en fait, un circuit d'adressage d'une mémoire 84 (décrite plus loin), cet adressage tenant compte des déplacements de bloc indiqués par lesdites informations de

05 mouvement. Dans l'étage 700, les informations de mouvement et de mode de codage sont reçues, après leur décodage, par un circuit 75 de compensation de mouvement, qui est là aussi un circuit d'adressage de la mémoire 74 compte tenu des déplacements de bloc indiqués par les informations de mouvement.

10 Les images ainsi reconstruites avec compensation de mouvement sont alors envoyées respectivement vers l'additionneur 98 (pour les images à haute définition) et vers un additionneur 73 (pour les images à définition réduite). L'additionneur 98, qui reçoit donc la sortie du circuit 97 sur sa première entrée, reçoit sur sa deuxième entrée la sortie du circuit 66 de transformation orthogonale inverse de l'étage 600 et délivre les images HDTV à haute définition
15 reconstituées (1250 lignes, 2:1, 50 hertz) qui correspondent aux images à haute définition d'origine. L'additionneur 73, qui reçoit sur sa première entrée la sortie du circuit 75 de compensation de mouvement, est inséré, lui, entre le circuit 72 de transformation orthogonale inverse, dont il reçoit la
20 sortie sur sa deuxième entrée, et la mémoire 74, vers laquelle est envoyée sa sortie.

Le dispositif de décodage comprend enfin un étage 800 de prédiction, comprenant lui-même un premier et un deuxième multiplieur 82a et 82b pour la multiplication des
25 sorties de l'additionneur 98 et du circuit 81 respectivement par un coefficient α compris entre 0 et 1 et par le coefficient complémentaire $(1-\alpha)$, un additionneur 83 des sorties de ces multiplieurs, et une mémoire stockant la sortie de cet additionneur 83. Cette mémoire est la mémoire 84 citée
30 précédemment et contient, du fait de l'action des multiplieurs, un mélange pondéré des images reconstituées à haute définition et à définition réduite, respectivement présentes, après exécution de la compensation de mouvement, en sortie des étages 600 et 700. Un circuit 81 de
35 rééchantillonnage et de remise en phase est ici prévu en sortie de la mémoire 74, entre celle-ci et le deuxième multiplieur 82b.

Le dispositif de décodage représenté sur la figure 5 dans un deuxième mode de réalisation comprend tout d'abord, comme précédemment, un étage 650 de décodage à longueur variable, constituant la chaîne de décodage proprement dite.

05 Cet étage 650 comprend lui-même une mémoire-tampon 661 recevant les signaux d'entrée du dispositif de décodage (les signaux numériques précédemment codés et les informations de mouvement et de mode de codage), suivie d'un circuit 662 de

10 décodage à longueur variable, d'un circuit 663 de quantification inverse (relié par l'intermédiaire d'un circuit 664 de normalisation inverse à la mémoire-tampon 661), et d'un circuit 665 de transformation orthogonale inverse (DCT inverse). L'étage 650 ainsi décrit constitue, dans le

15 dispositif de la figure 5, une première voie de reconstruction d'une image à haute définition, dont la sortie est mémorisée dans une première mémoire 774 mentionnée plus loin.

Le dispositif de décodage comprend également un étage 750 de reconstruction d'image à définition réduite, ici d'une image TV compatible. Cet étage 750 constitue une

20 deuxième voie de reconstruction d'une image à définition réduite, comprenant elle-même en série d'abord un circuit de troncature 771 pour sélectionner une fraction déterminée (ici un quart) des signaux décodés, ce circuit 771 étant prévu en sortie du circuit 663 de quantification inverse. Ce

25 circuit 771 est suivi d'un additionneur 772 pour la reconstitution de bloc selon la définition réduite, puis d'un circuit 773 de transformation orthogonale inverse et d'une deuxième mémoire 775 de stockage d'informations selon la définition réduite. L'étage 750 est complété par la première

30 mémoire 774 de stockage d'informations à haute définition, recevant les signaux décodés présents en sortie de l'étage de décodage 650, c'est-à-dire de la première voie de reconstruction.

Comme précédemment, les informations

35 additionnelles transmises et/ou stockées (informations de mouvement et de mode de codage) sont fournies à l'étage 750, ainsi qu'à un étage de compensation de mouvement 950. Cet

05 étage 950 consiste ici en deux circuits 967 et 968 de compensation de mouvement recevant d'une part la sortie des deux mémoires 774 et 775 dudit étage de reconstruction d'image et d'autre part lesdites informations de mouvement (après leur
05 décodage) et est en fait un circuit d'adressage des mémoires 774 et 775 respectivement, compte tenu des déplacements de bloc indiqués par lesdites informations de mouvement.

Les blocs ainsi reconstruits avec compensation de mouvement sont alors fournis à un étage de prédiction 850
10 comprenant une première et une deuxième branche de reconstitution, respectivement à haute définition et à définition réduite, et, à leur sortie, un circuit de combinaison des signaux qu'elles délivrent. La première
15 branche de reconstitution (à haute définition) comprend un premier circuit 851 de transformation orthogonale, ainsi qu'un circuit 852 dit de troncature BF, prévu pour éliminer, dans les coefficients résultant de ladite transformation orthogonale, une fraction déterminée représentant les coefficients de plus basse fréquence, tandis que la deuxième
20 branche de reconstitution (à définition réduite) comprend un deuxième circuit de transformation orthogonale 861. En sortie de ces première et deuxième branches en parallèle, un circuit 880 prélève les signaux fournis respectivement par le circuit 852 de troncature BF et le deuxième circuit de
25 transformation orthogonale 861 et les combine pour constituer des signaux dits prédits. Ces signaux de sortie du circuit de combinaison 880 sont alors envoyés vers la deuxième entrée d'un additionneur 881 dont la première reçoit les signaux de sortie du circuit 663 de quantification inverse. Cet
30 additionneur 881 est inséré entre ledit circuit 663 et le circuit 665 de la chaîne de décodage 650.

Bien entendu, la présente invention n'est pas limitée aux exemples de réalisation ci-dessus décrits et représentés, à partir desquels des variantes peuvent être
35 proposées sans pour cela du cadre de l'invention. Il est possible, en particulier, dans le deuxième mode de réalisation de dispositif de codage de la figure 3 qui vient d'être

décrit, de prévoir dans le circuit de reconstitution d'image une pondération analogue à celle qui est prévue dans le premier mode de réalisation de la figure 1, en sortie des deux voies de reconstruction. Ledit circuit de reconstitution d'image comprend à cet effet, comme indiqué en trait continu sur la figure 3 (alors que, en l'absence de cette variante, la liaison directe entre la sortie de la deuxième branche et l'entrée correspondante du circuit de combinaison 480 est, sur cette même figure 3, représentée en trait discontinu), des circuits similaires à ce qui a été déjà décrit, à savoir un multiplieur 471 de la sortie du circuit de troncature BF 453 qui, dans le cas du premier mode de réalisation avec liaison directe, correspond auxdits coefficients éliminés par un coefficient α compris entre 0 et 1, un multiplieur 472 de la sortie de l'autre branche par le coefficient $(1 - \alpha)$, et un additionneur 473 des sorties desdits multiplieurs. La sortie de l'additionneur 473 est reliée à celle des entrées du circuit de combinaison 480 qui, dans le cas de la liaison directe représentée en trait discontinu, recevait la sortie de la deuxième branche.

Il est également possible, dans le deuxième mode de réalisation de dispositif de décodage de la figure 5, de prévoir dans l'étage de prédiction une pondération analogue à celle qui est prévue dans le premier mode de réalisation de la figure 4, dans l'étage de prédiction également. Cette pondération est réalisée comme précédemment à l'aide de deux multiplieurs et d'un additionneur : comme indiqué en trait continu sur la figure 5 (alors que, en l'absence de cette variante, la liaison directe entre la sortie de la deuxième branche et l'entrée correspondante du circuit de combinaison 880 est, sur cette même figure, représentée en trait discontinu), un multiplieur 877 reçoit la sortie de la première branche et la multiplie par un coefficient α compris entre 0 et 1, un multiplieur 878 reçoit la sortie de l'autre branche et la multiplie par le coefficient $(1-\alpha)$, et l'additionneur 879 reçoit les sorties de ces deux multiplieurs et envoie sa sortie vers celle des entrées du circuit de

combinaison 880 qui, dans le cas de la liaison directe, recevait la sortie de la deuxième branche.

05 Par ailleurs, la mémoire 774 de stockage d'informations à haute définition a été ici considérée comme incorporée à l'étage 750, mais pourrait, alternativement, être considérée comme faisant partie plutôt de l'étage 650. Cette variante est aisée à comprendre et n'a pas été représentée sur la figure 5.

10

15

20

25

30

35

Revendications

1. Dispositif de codage de signaux numériques correspondant à des images de télévision de définition déterminée, comprenant :
- 05 (A) un étage de sélection du mode de codage des signaux à coder à partir d'une part des signaux courants d'entrée du dispositif de codage et d'autre part de signaux prédits sur la base de précédents signaux d'entrée du dispositif, ledit étage délivrant lesdits signaux à coder et
- 10 des informations de mode de codage ;
- (B) un étage de codage ;
- (C) un étage de reconstruction d'image, dans une première voie de reconstruction d'image selon ladite définition déterminée ;
- 15 (D) un étage d'estimation de mouvement entre images, délivrant des informations de mouvement ;
- (E) un étage de prédiction à partir des signaux de sortie desdits étages de reconstruction d'image et d'estimation de mouvement, les signaux de sortie dudit étage
- 20 de prédiction constituant lesdits signaux prédits envoyés vers ledit étage de sélection de mode de codage ;
- caractérisé en ce que lesdits signaux numériques sont considérés par blocs de taille déterminée opérant une subdivision des images et traités indépendamment, en ce que
- 25 l'étage de reconstruction d'image comprend également une deuxième voie de reconstruction d'image selon une définition dite réduite, située en parallèle sur ladite première voie, et en ce que l'étage de prédiction comprend un circuit de reconstitution d'image par combinaison des signaux de sortie
- 30 desdites première et deuxième voies de reconstruction.
2. Dispositif de codage selon la revendication 1, dans lequel l'étage de codage est une chaîne de codage à longueur variable comprenant un circuit de transformation orthogonale, un circuit de conversion de balayage, un circuit
- 35 de quantification, un circuit de codage à longueur variable,

un circuit de mémorisation et un circuit de régulation de débit et dans lequel la première voie de l'étage de reconstruction comprend en série :

- 05 (a) un circuit de quantification inverse ;
 (b) un circuit de conversion de balayage inverse ;
 (c) un étage de transformation orthogonale
inverse ;
 (d) un circuit de reconstruction du signal selon
10 ladite définition déterminée, tel qu'il serait décodé après
transmission, aux erreurs de transmission près ;
 caractérisé en ce que, dans ledit étage de reconstruction
d'image, la deuxième voie de reconstruction comprend :
 (a) ledit circuit de quantification inverse ;
 (b) ledit circuit de conversion de balayage
15 inverse ;
 (c) un circuit de troncature pour prélever une
fraction déterminée des signaux présents en sortie dudit
circuit de quantification inverse ;
 (d) un circuit de transformation orthogonale
20 inverse ;
 (e) un circuit de reconstruction du signal à
définition réduite tel qu'il serait décodé après transmission,
aux erreurs de transmission près ;
 (f) une mémoire de stockage dudit signal
25 reconstruit ;
 (g) entre la sortie de ladite mémoire et ledit
circuit de reconstruction du signal à définition réduite, un
circuit de compensation de mouvement ;
et en ce que ledit circuit de reconstitution d'image
30 comprend :
 (h) un multiplieur de la sortie de la première
voie de reconstruction par un coefficient α compris entre 0 et
1 ;
 (i) un multiplieur de la sortie de la deuxième
35 voie de reconstruction par le coefficient $(1-\alpha)$,

un circuit de rééchantillonnage et de remise en phase étant inséré entre ladite sortie de la deuxième voie de reconstruction et l'entrée correspondante du multiplieur associé ;

05 (j) un additionneur des sorties desdits multiplieurs ;

(k) une mémoire dite de pondération, pour le stockage de la sortie dudit additionneur ;

10 (l) un circuit de prédiction prévu pour recevoir d'une part la sortie de ladite mémoire de pondération et d'autre part les informations de mouvement délivrées par ledit étage d'estimation de mouvement.

3. Dispositif de codage selon la revendication 1, dans lequel l'étage de codage est une chaîne de codage à
15 longueur variable comprenant un circuit de quantification, un circuit de codage à longueur variable, un circuit de mémorisation et un circuit de régulation de débit, dans lequel l'étage de sélection de mode de codage comprend en série :

20 (a) un étage de transformation orthogonale desdits signaux courants d'entrée ;

(b) un circuit dit de décision inter/intra prévu pour recevoir également lesdits signaux prédits ;
et dans lequel la première voie de reconstruction comprend en série :

25 (c) un circuit de quantification inverse ;

(d) un circuit de reconstitution de bloc selon ladite définition déterminée ;

(e) un étage de transformation orthogonale inverse ;

30 (f) une mémoire d'informations selon ladite définition déterminée ;

caractérisé en ce que, dans ledit étage de reconstruction, la deuxième voie de reconstruction comprend :

(a) ledit circuit de quantification inverse ;

35 (b) un circuit de troncature pour prélever une

fraction déterminée des signaux présents en sortie dudit circuit de quantification inverse ;

(c) un circuit de reconstitution de bloc selon ladite définition réduite ;

05 (d) un étage de transformation orthogonale inverse ;

(e) une mémoire d'informations selon ladite définition réduite ;

et en ce que le circuit de reconstitution d'image comprend :

10 (f) en sortie de ladite première voie, une première branche de reconstitution comprenant elle-même un premier circuit de prédiction avec compensation de mouvement, un premier circuit de transformation orthogonale, et un circuit dit de troncature BF prévu pour éliminer, dans les
15 coefficients résultant de ladite transformation orthogonale, une fraction déterminée représentant les coefficients de plus basse fréquence ;

(g) en sortie de ladite deuxième voie, une deuxième branche de reconstitution comprenant elle-même un
20 deuxième circuit de prédiction avec compensation de mouvement et un deuxième circuit de transformation orthogonale ;

(h) un circuit de combinaison des signaux de sortie desdites première et deuxième branches, prévu pour délivrer lesdits signaux prédits envoyés vers ledit étage de
25 sélection de mode de codage.

4. Dispositif de codage selon la revendication 3, caractérisé en ce que le circuit de reconstitution d'image de l'étage de prédiction comprend, entre la sortie de ladite deuxième branche de reconstitution et l'entrée correspondante
30 dudit circuit de combinaison, un circuit de mélange pondéré comprenant lui-même :

(a) un multiplieur de la sortie de ladite première branche qui correspond auxdits coefficients éliminés par le circuit de troncature BF par un coefficient α compris entre 0
35 et 1 ;

(b) un multiplieur de la sortie de ladite deuxième branche par le coefficient $(1-\alpha)$;

(c) un additionneur des sorties desdits multiplieurs, le signal de sortie dudit additionneur étant
05 fourni à ladite entrée correspondante du circuit de combinaison.

5. Dispositif de codage selon l'une des revendications 2 à 4, caractérisé en ce que ladite fraction déterminée est égale à un quart.

10 6. Dispositif de décodage de signaux numériques codés préalablement transmis et/ou stockés après traitement dans un dispositif de codage de signaux numériques correspondant à des images de télévision de définition déterminée, ledit dispositif de codage comprenant :

15 (a) un étage de sélection du mode de codage des signaux à coder à partir d'une part des signaux courants d'entrée dudit dispositif de codage et d'autre part de signaux prédits sur la base de précédents signaux d'entrée de ce dispositif, ces signaux d'entrée courants ou précédents étant
20 considérés par blocs de taille déterminée opérant une subdivision des images et traités indépendamment ;

(b) un étage de codage ;

(c) un étage de reconstruction d'image d'une part selon ladite définition déterminée et d'autre part selon une
25 définition dite réduite ;

(d) un étage d'estimation de mouvement entre images ;

(e) pour fournir lesdits signaux prédits, un étage de prédiction à partir des signaux de sortie desdits étages de
30 reconstruction d'image et d'estimation de mouvement, des informations dites additionnelles et relatives au mouvement estimé entre images et au mode de codage sélectionné étant, comme les signaux codés, destinées à être transmises et/ou stockées ;

35 caractérisé en ce que ledit dispositif de décodage comprend lui-même, en association à un étage de décodage :

(A) un étage de reconstruction d'image selon

ladite définition réduite, à partir de signaux décodés ;

(B) un étage de compensation de mouvement à partir desdites informations additionnelles ;

05 (C) un étage de prédiction à partir des signaux de sortie dudit étage de reconstruction d'image.

7. Dispositif de décodage selon la revendication 6, dans lequel l'étage de décodage est une chaîne de décodage à longueur variable de signaux numériques codés préalablement transmis et/ou stockés après traitement dans une chaîne de
10 codage à longueur variable, ladite chaîne de décodage comprenant elle-même un circuit de mémorisation, un circuit de décodage à longueur variable, un circuit de quantification inverse, un circuit de normalisation inverse, un circuit de conversion de balayage inverse et un circuit de transformation
15 orthogonale inverse, caractérisé en ce que :

(A) l'étage de reconstruction d'image selon ladite définition réduite comprend en série :

(a) un circuit de troncature, pour prélever une fraction déterminée des signaux après décodage ;

20 (b) un circuit de transformation orthogonale inverse ;

(c) un additionneur recevant sur sa première entrée la sortie dudit circuit de transformation orthogonale inverse ;

25 (d) une mémoire de stockage de l'image reconstituée à définition réduite présente en sortie dudit additionneur ;

(e) un premier circuit de compensation de mouvement, recevant d'une part la sortie de ladite mémoire et
30 d'autre part lesdites informations de mouvement, et relié par sa sortie à la deuxième entrée dudit additionneur ;

(B) l'étage de prédiction comprend :

(f) un premier multiplieur des signaux de sortie dudit dispositif de décodage par un coefficient α
35 compris entre 0 et 1 ;

(g) un deuxième multiplieur de la sortie dudit étage de reconstruction d'image selon ladite définition

réduite par le coefficient $(1-\alpha)$, un circuit de rééchantillonnage et de remise en phase étant inséré entre ladite sortie et l'entrée correspondante dudit deuxième multiplieur ;

05 (h) un additionneur des sorties desdits premier et deuxième multiplieurs ;

(i) une mémoire de mélange pondéré entre images selon ladite définition déterminée et selon ladite définition réduite ;

10 (C) l'étage de compensation de mouvement comprend :

(j) un deuxième circuit de compensation de mouvement, recevant d'une part la sortie dudit étage de prédiction et d'autre part lesdites informations additionnelles de mouvement et de mode de codage ;

15 (k) un additionneur des sorties de ladite chaîne de décodage et dudit deuxième circuit de compensation de mouvement.

8. Dispositif de décodage selon la revendication 6, dans lequel l'étage de décodage est une chaîne de décodage à longueur variable de signaux numériques codés préalablement transmis et/ou stockés après traitement dans une chaîne de codage à longueur variable, ladite chaîne de décodage comprenant elle-même un circuit de mémorisation, un circuit de décodage à longueur variable, un circuit de quantification inverse, un circuit de normalisation inverse, et un circuit de transformation orthogonale inverse, caractérisé en ce que, une première mémoire de stockage d'informations selon ladite définition déterminée étant prévue en sortie de ladite chaîne de décodage :

30 (A) l'étage de reconstruction d'image selon ladite définition réduite comprend en série :

(a) un circuit de troncature pour prélever une fraction déterminée des signaux après décodage ;

35 (b) un circuit de reconstitution de bloc selon ladite définition réduite ;

(c) un circuit de transformation orthogonale

inverse ;

(d) une deuxième mémoire de stockage d'informations selon ladite définition réduite ;

05 (B) l'étage de compensation de mouvement comprend des premier et deuxième circuits de compensation de mouvement recevant chacun d'une part la sortie d'une desdites deux mémoires de stockage d'informations et d'autre part lesdites informations de mouvement et de mode de codage ;

(C) l'étage de prédiction comprend :

10 (f) en sortie de celui desdits circuits de compensation de mouvement qui suit ladite mémoire de stockage d'informations selon la définition déterminée, une première
15 branche de reconstitution comprenant elle-même un premier circuit de transformation orthogonale et un circuit dit de troncature BF prévu pour éliminer, dans les coefficients résultant de ladite transformation orthogonale, une fraction déterminée représentant les coefficients de plus basse fréquence ;

20 (g) en sortie de l'autre desdits circuits de compensation de mouvement, qui suit ladite mémoire de stockage d'informations selon la définition réduite, une deuxième branche de reconstitution comprenant elle-même un deuxième circuit de transformation orthogonale ;

25 (h) en sortie desdites première et deuxième branches en parallèle, un circuit de combinaison des signaux de sortie desdites première et deuxième branches ;

30 (i) un additionneur des signaux de sortie dudit circuit de combinaison et du circuit de quantification inverse de la chaîne de décodage à longueur variable, inséré entre ce circuit de quantification inverse et le circuit de transformation orthogonale inverse qui suit ce dernier.

9. Dispositif de décodage selon la revendication 8, caractérisé en ce que l'étage de prédiction comprend également, entre la sortie de ladite deuxième branche de
35 reconstitution et l'entrée correspondante dudit circuit de combinaison, un circuit de mélange pondéré comprenant lui-même :

(a) un multiplieur de la sortie de ladite première branche qui correspond auxdits coefficients éliminés par le circuit de troncature BF par un coefficient α compris entre 0 et 1 ;

05 (b) un multiplieur de la sortie de ladite deuxième branche par le coefficient $(1-\alpha)$;

(c) un additionneur des sorties desdits multiplieurs, le signal de sortie dudit additionneur étant
10 fourni à ladite entrée correspondante du circuit de combinaison.

10. Dispositif de décodage selon l'une des revendications 7 à 9, caractérisé en ce que ladite fraction déterminée est égale à un quart.

15

20

25

30

35

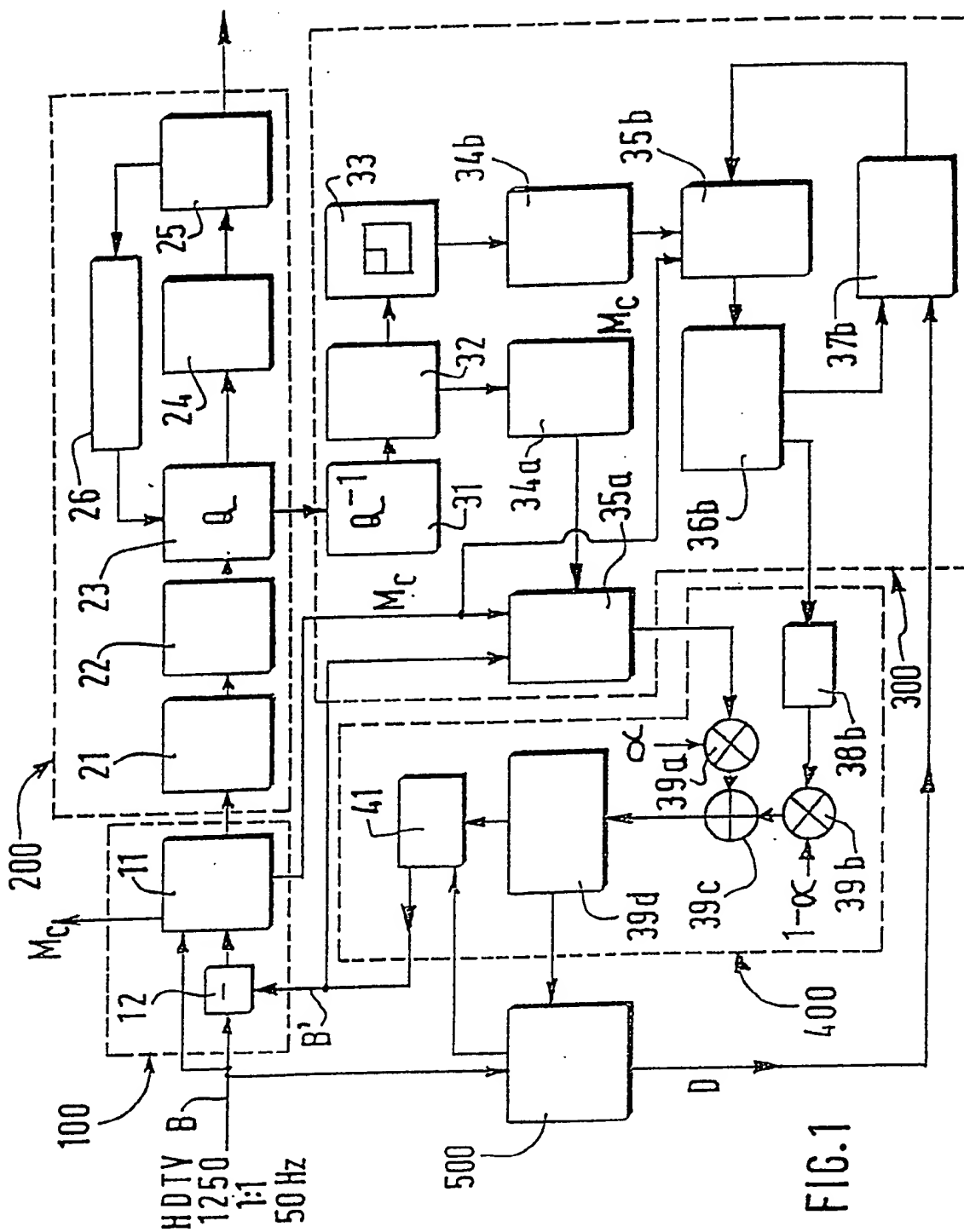


FIG. 1

A

1	2	6	7	15	16	28	29
3	5	8	14	17	27	30	43
4	9	13	18	26	31	42	44
10	12	19	25	32	41	45	54
11	20	24	33	40	46	53	55
21	23	34	39	47	52	56	61
22	35	38	48	51	57	60	62
36	37	49	50	58	59	63	64

B

1	2	6	7	23	24	28	29
3	5	8	13	25	27	30	43
4	9	12	14	26	31	42	44
10	11	15	16	32	41	45	54
17	18	22	33	40	46	53	55
19	21	34	39	42	52	56	61
20	35	38	48	51	57	60	62
36	37	49	50	58	59	63	64

FIG.2

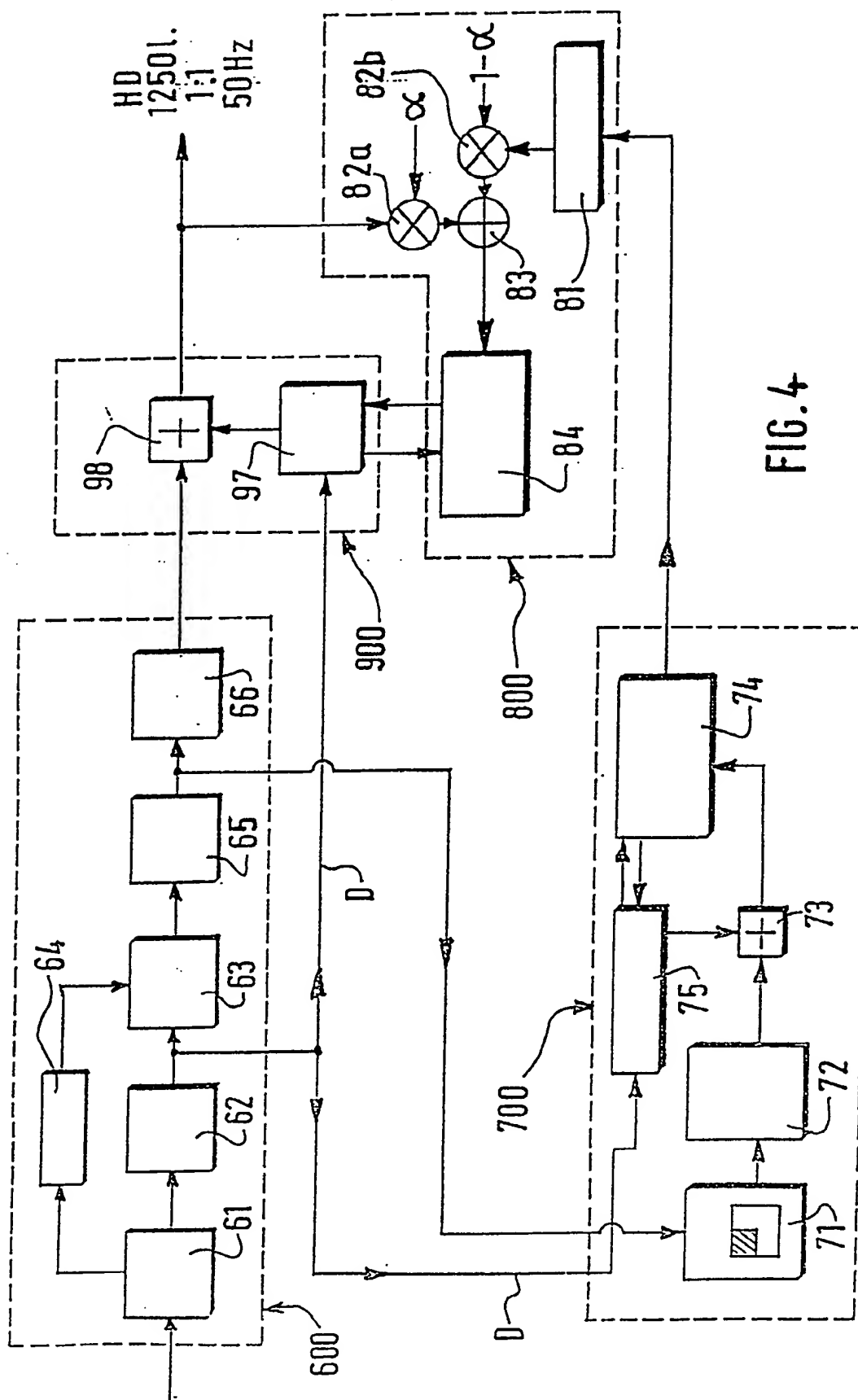


FIG. 4

5/5

FIG. 5

